

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-224911

(43)Date of publication of application : 17.08.1999

(51)Int.Cl.

H01L 23/04  
H05K 9/00

(21)Application number : 10-024136

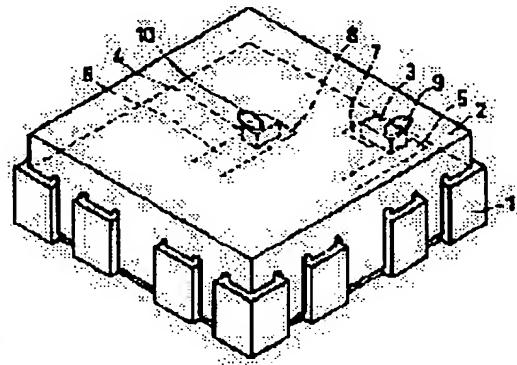
(71)Applicant : FUJITSU QUANTUM DEVICE KK

(22)Date of filing : 05.02.1998

(72)Inventor : FURUYA OSAHISA  
KOJIMA MASAKAZU**(54) HIGH-FREQUENCY INTEGRATED CIRCUIT DEVICE****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a high-frequency integrated circuit device capable of suppressing the deterioration of high-frequency characteristic.

**SOLUTION:** A high-frequency circuit includes an active element 4 provided on a high-frequency integrated circuit substrate 1, circuit patterns 5 and 6 and a matching element 3. A conductive cap 2, covering the high-frequency circuit, is provided therein with holes 9 and 10 directly above the matching element 3. Thereby even if high-frequency circuit elements including the matching element 3 and functional elements are provided close to the metal cap 2, this causes no considerable change in high-frequency characteristic. As a result, a high-frequency integrated circuit device can be made small in size and light in weight. Furthermore, since the high-frequency characteristic can be adjusted easily, fluctuations during the manufacture of the device on mass production basis can be made small.

**LEGAL STATUS**

[Date of request for examination] 17.04.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)日本国特許庁 (JP)

## (12)公開特許公報 (A)

(11)特許出願公開番号

特開平11-224911

(43)公開日 平成11年(1999)8月17日

(51)Int.C1.  
H01L 23/04  
H05K 9/00

識別記号

F I  
H01L 23/04  
H05K 9/00F  
C

審査請求 未請求 請求項の数 6 O L (全7頁)

(21)出願番号 特願平10-24136

(22)出願日 平成10年(1998)2月5日

(71)出願人 000154325  
富士通カンタムデバイス株式会社  
山梨県中巨摩郡昭和町大字紙漉阿原1000番地  
古谷 長久  
山梨県中巨摩郡昭和町大字紙漉阿原1000番地 富士通カンタムデバイス株式会社内  
児島 正和  
山梨県中巨摩郡昭和町大字紙漉阿原1000番地 富士通カンタムデバイス株式会社内  
(74)代理人 弁理士 柏谷 昭司 (外2名)

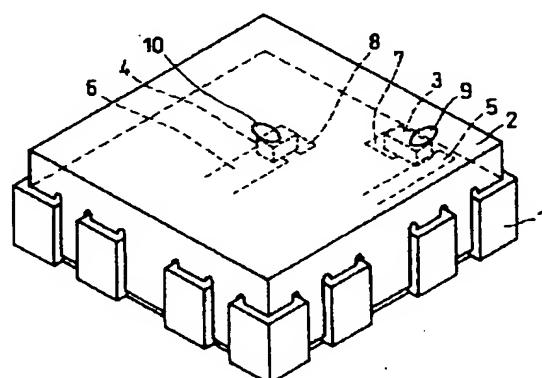
## (54)【発明の名称】高周波集積回路装置

## (57)【要約】

【課題】 高周波集積回路装置に関し、高周波特性の劣化を抑制する。

【解決手段】 高周波集積回路基板1上に設けられた能動素子4、回路パターン5、6、及び、整合素子3からなる高周波回路を被覆する導電性キャップ2の整合素子3の真上の位置に孔9、10を設ける。

本発明の原理的構成の説明図



1:高周波集積回路基板	6:回路パターン
2:導電性キャップ	7:アースパターン
3:整合素子	8:アースパターン
4:能動素子	9:孔
5:回路パターン	10:孔

## 【特許請求の範囲】

【請求項 1】 高周波集積回路基板、高周波集積回路基板上に設けられた能動素子、回路パターン、及び、整合素子からなる高周波回路、及び、高周波回路を被覆する導電性キャップからなる高周波集積回路装置において、少なくとも前記導電性キャップの前記整合素子の真上の位置に孔を設けたことを特徴とする高周波集積回路装置。

【請求項 2】 上記導電性キャップの少なくとも一部の能動素子の真上の位置にも孔を設けたことを特徴とする請求項 1 記載の高周波集積回路装置。

【請求項 3】 上記導電性キャップに設けた孔を、絶縁性樹脂で充填したことを特徴とする請求項 1 または 2 に記載の高周波集積回路装置。

【請求項 4】 高周波集積回路基板上に設けられた能動素子、回路パターン、及び、整合素子からなる高周波回路、及び、高周波回路を被覆する導電性キャップからなる高周波集積回路装置において、前記導電性キャップの一部にスリットを設けたことを特徴とする高周波集積回路装置。

【請求項 5】 上記スリットを導電性キャップの周辺部に設けたことを特徴とする請求項 4 記載の高周波集積回路装置。

【請求項 6】 上記導電性キャップに設けたスリットを、絶縁性樹脂で充填したことを特徴とする請求項 4 または 5 に記載の高周波集積回路装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は高周波集積回路装置に関するものであり、特に、移動体端末装置等に用いる送信増幅器等の高周波集積回路装置における高周波特性の劣化防止のための導電性キャップ構造に特徴のある高周波集積回路装置に関するものである。

## 【0002】

【従来の技術】従来より移動体端末装置としての携帯電話の開発が活発に行われており、この様な携帯電話に使用される高効率低歪送信増幅器としては、高周波増幅回路が形成されているMIC (MIC : Microwav e IC) 基板に金属キャップをはめ込んでシールド性を持たせた高周波集積回路装置 (MIC) が用いられている。

【0003】近年、この様な携帯電話に対する小型化・軽量化の要求が極めて強くなってきており、それに伴って、携帯電話を構成する各部品にも小型化・軽量化が要請され、その内の高効率低歪送信増幅器等の高周波集積回路装置に対しても小型化・軽量化が要請されている。

【0004】ここで、図 5 を参照して従来の高周波集積回路装置を説明する。なお、説明を簡単にするために、整合素子及び能動素子等は夫々 1 つだけ概略的に図示する。図 5 (a) 及び (b) 参照図 5 (a) は高周波集積

回路をシールドするための金属キャップ 12 の斜視図であり、また、図 5 (b) に示すように MIC 基板 11 上には高周波集積回路を構成する整合素子 13 及び能動素子 14 を、電極パターン 15, 16 とアースパターン 17, 18 との間に跨るようにマウントして電気的に接続する。なお、側面の電極パターン 27 は MIC 基板 11 の裏側に形成されているアースとつながっており、また、各電極パターン 15, 16 及びアースパターン 17, 18 等もスルーホール (図示せず) を介して MIC 基板 11 の裏側に形成された裏パターンと接続される。

【0005】この場合、能動素子 14 とは、增幅機能、発振機能、或いは、ミキシング機能を有する高周波半導体能動素子であり、例えば、HEMT (高電子移動度トランジスタ)、MESFET、或いは、MMIC (Monolithic Microwave IC) 等を意味するものであり、また、整合素子 13 とは、能動素子 14 とソース側或いは負荷側のインピーダンスとの間に構成される入出力整合回路であり、コンデンサ、インダクタンス、或いは、抵抗から構成されるものである。

## 【0006】図 5 (c) 参照

図 5 (a) に示した金属キャップ 12 の側面に設けた凸部を、図 5 (b) に示した MIC 基板 11 の側面に設けた凹部にはめ込み、半田付けすることによって高周波集積回路装置 (MIC) が完成する。なお、金属キャップ 12 は、MIC 基板 11 の側面に設けた電極パターン 27、或いは、MIC 基板 11 の表面の金属キャップ 12 のエッジと接触する部分に設けた電極パターン (図示せず) を介して半田付けすることによってアースされる。

## 【0007】

【発明が解決しようとする課題】しかし、小型化・軽量化のさらなる要請に伴い、最近では金属キャップの高さまで出来るだけ低いことが要求されるため、MIC 基板上に形成されている高周波回路とその上にくる金属キャップまでの距離が近接することになり、それによって、高周波特性が劣化するという問題が生ずる。

【0008】即ち、高周波領域で回路を構成する場合には、増幅器や発振器などの様に各機能毎に分割して構成し、それらを別個のポート上で接続して最終的にシステムとしての機能を果たすようになるが、各機能毎に分割された高周波回路装置は各々独立した部品とするため、金属キャップ付きのユニットとして構成されることになり、この金属キャップの有無により MIC 基板上の電磁界分布に変化が生じ、高周波特性の変化を誘発する。

【0009】そして、金属キャップがない場合の高周波特性が良好であっても、金属キャップをした場合に高周波特性が悪くなってしまい、再度、整合回路素子を調整しても元に戻すことができなくなる場合があり、この様な現象を高周波特性の劣化といい、特に、入出力整合回路を構成する整合素子において問題となる。

【0010】例えば、整合素子を構成するコンデンサの

電極等はM I C基板表面よりも金属キャップの天井に近く位置することになり、両者の間に浮遊容量が形成されるが、小型化・軽量化のために金属キャップの高さを低くした場合、その浮遊容量が大きく変化するため、コンデンサの実効容量、即ち、コンデンサ固有の容量と外部に並列に負荷される浮遊容量との和も大きく変化することになり高周波特性に影響を与えることになる。

【0011】したがって、本発明は、高周波集積回路装置における、高周波特性の劣化を抑制することを目的とする。

#### 【0012】

【課題を解決するための手段】図1は本発明の原理的構成の説明図であり、この図1を参照して本発明における課題を解決するための手段を説明する。なお、図1は、高周波集積回路装置の部分透視斜視図である。

(1) 本発明は、高周波集積回路基板1、高周波集積回路基板1上に設けられた能動素子4、回路パターン5、6、及び、整合素子3からなる高周波回路、及び、高周波回路を被覆する導電性キャップ2からなる高周波集積回路装置において、少なくとも導電性キャップ2の整合素子3の真上の位置に孔9を設けたことを特徴とする。

【0013】この様に、高周波特性に影響を受けやすい整合素子3の真上に孔9を設けることによって、導電性キャップ2の有無による浮遊容量の変化を少なくすることができます、それによって、高周波特性の変化を抑制することができる。

【0014】(2) また、本発明は、上記(1)において、導電性キャップ2の少なくとも一部の能動素子4の真上の位置にも孔10を設けたことを特徴とする。

【0015】この様に、能動素子4の一部が導電性キャップ2の有無により高周波特性が変化しやすい場合は、当該能動素子4の真上にも孔10を設けることが望ましい。

【0016】(3) また、本発明は、上記(1)または(2)において、導電性キャップ2に設けた孔9、10を絶縁性樹脂で充填したことを特徴とする。

【0017】この様に、導電性キャップ2に設けた孔9、10を絶縁性樹脂、特に、不透明樹脂で充填することによって、高周波特性の劣化を誘発することなく、従来のキャップと同様の外観にすることができる。

【0018】(4) 本発明は、高周波集積回路基板1、高周波集積回路基板1上に設けられた能動素子4、回路パターン5、6、及び、整合素子3からなる高周波回路、及び、高周波回路を被覆する導電性キャップ2からなる高周波集積回路装置において、導電性キャップ2の一部にスリットを設けたことを特徴とする。

【0019】この様に、導電性キャップ2の一部にスリットを設けることによって、導電性キャップ2の天井部のインピーダンス( $Z_c$ )を高くすることができ、それによって金属キャップによる高周波特性への影響を軽減

することができる。

【0020】(5) また、本発明は、上記(4)において、スリットを導電性キャップ2の周辺部に設けたことを特徴とする。

【0021】この様に、スリットを導電性キャップ2の周辺部に設けることによって、導電性キャップ2の天井部とアースとの間の距離(L)及びインピーダンス( $Z_c$ )を大きくすることができ、それによって導電性キャップ2の天井部のインピーダンス( $Z_c$ )を効果的に大きくすることができる。

【0022】(6) また、本発明は、上記(4)または(5)において、導電性キャップ2に設けたスリットを絶縁性樹脂で充填したことを特徴とする。

【0023】この様に、導電性キャップ2に設けたスリットを絶縁性樹脂、特に、不透明樹脂で充填することによって、高周波特性の劣化を誘発することなく、従来のキャップと同様の外観にすることができる。

#### 【0024】

【発明の実施の形態】ここで、図2を参照して、本発明の第1の実施の形態及びその変形例を説明する。なお、説明を簡単にするために、整合素子及び能動素子等は夫々1つだけ概略的に図示する。

#### 図2(a) 参照

図2(a)は、本発明の第1の実施の形態の高周波集積回路装置の部分透視斜視図であり、M I C基板11側の構成は従来の高周波集積回路装置と同様であり、M I C基板11上には入出力整合回路を構成するコンデンサ、インダクタンス、抵抗等からなる整合素子13、及び、増幅機能、発振機能、或いは、ミキシング機能を有する高周波半導体素子からなる能動素子14が、ストリップ線路によって構成される電極パターン15、16とスルーホール(図示せず)を介してM I C基板11の裏側に形成された裏パターンと接続されているアースパターン17、18との間に跨るようにマウントされて電気的に接続されており、また、側面にも従来と同様にM I C基板11の裏面に形成されたアースとつながる電極パターン(図示せず)が設けられている。

【0025】この様な構成のM I C基板11に従来とほぼ同様の洋白製の金属キャップ12を、金属キャップ12の側面に設けた凸部が、M I C基板11の側面に設けた凹部にはめ込まれるようにし、半田付けすることによって高周波集積回路装置(M I C)を作り上げることになるが、本発明の第1の実施の形態においては、金属キャップ12の整合素子13及び高周波特性が変化しやすい機能素子14の真上の位置に孔19、20を設けておく。

【0026】この場合の孔19、20の大きさは、M I C基板11と金属キャップ12との距離に依存するものであるが、実用的な距離、例えば、0.7mm以下においては、孔19、20に対応する整合素子13或いは機

能素子 1 4 の電極部の寸法の 1 ~ 3 倍で十分な効果が得られるものであり、例えば、整合素子を構成するコンデンサの電極の大きさが 0.5 mm 角である場合には、孔 1 9 の直径を 0.5 ~ 1.5 mm のにすれば良く、或いは、0.5 ~ 1.5 mm 角の矩形にしても良い。

【 0027 】 本発明の第 1 の実施の形態においては、上述の様な大きさの孔 1 9, 2 0 を設けることによって、金属キャップ 1 2 による電磁シールド効果を損なうことなく浮遊容量の変化を小さくすることができ、それによって、高周波特性の変化を軽減することができる。なお、全ての整合素子 1 3 に対して孔 1 9 を設ける必要は必ずしもなく、また、機能素子 1 4 に対する孔 2 0 は、機能素子 1 4 が金属キャップ 1 2 の有無により高周波特性にあまり影響を受けないものである場合には、必ずしも設ける必要がない。

【 0028 】 次に、図 2 ( b ) を参照して、本発明の第 1 の実施の形態の変形例を説明する。

#### 図 2 ( b ) 参照

図 2 ( b ) は、本発明の第 1 の実施の形態の変形例の高周波集積回路装置の部分透視斜視図であり、孔 1 9, 2 0 に不透明な絶縁性樹脂 2 1, 2 2 を充填した以外は、上記の第 1 の実施の形態と全く同様である。

【 0029 】 この様に、孔 1 9, 2 0 に不透明な絶縁性樹脂 2 1, 2 2 を充填することによって、孔 1 9, 2 0 を設けない場合の金属キャップと同様の外観にすることができる、特に、不透明樹脂を用いることによって不所望な光の入射を防止することができる。

【 0030 】 次に、図 3 及び図 4 を参照して、本発明の第 2 の実施の形態及びその変形例を説明する。なお、説明を簡単にするために、整合素子及び能動素子等は夫々 1 つだけ概略的に図示する。

#### 図 3 ( a ) 参照

図 3 ( a ) は、本発明の第 2 の実施の形態の高周波集積回路装置の部分透視斜視図であり、上記の第 1 の実施の形態と全く同様に、MIC 基板 1 1 上には入出力整合回路を構成するコンデンサ、インダクタンス、抵抗等からなる整合素子 1 3 、及び、增幅機能、発振機能、或いは、ミキシング機能を有する高周波半導体素子からなる能動素子 1 4 が、ストリップ線路によって構成される電極パターン 1 5, 1 6 とスルーホール ( 図示せず ) を介して MIC 基板 1 1 の裏側に形成された裏パターンと接続されているアースパターン 1 7, 1 8 との間に跨るようにマウントされて電気的に接続されており、また、側面にも従来と同様に MIC 基板 1 1 の裏面に形成されたアースとつながる電極パターン ( 図示せず ) が設けられている。

【 0031 】 この様な構成の MIC 基板 1 1 に第 1 の実施の形態と同様に洋白製の金属キャップ 1 2 を、金属キャップ 1 2 の側面に設けた凸部が、MIC 基板 1 1 の側面に設けた凹部にはめ込むようにし、半田付けすること

によって高周波集積回路装置 ( MIC ) を作り上げることになるが、本発明の第 2 の実施の形態においては、金属キャップ 1 2 の 4 辺に沿って金属キャップ 1 2 の天井部のインピーダンスを高くするために幅細のスリット 2 3 を設けておく。

【 0032 】 この場合のスリット 2 3 の大きさは、例えば、幅 3 mm 、長さ 7.7 mm で、MIC 基板のアース端部からの距離を 5.25 mm としており、スリット 2 3 の大きさは所要周波数の波長の 1/4 であればシールド性が損なわれることはほとんどなく、例えば  $f = 1 \text{ GHz}$  の場合には、 $\lambda/4 = 7.5 \text{ mm}$  となるので、上記の寸法の場合には問題にならない。

【 0033 】 本発明の第 2 の実施の形態においては、上述の様なスリット 2 3 を設けることによって、金属キャップ 1 2 による電磁シールド効果を損なうことなく、金属キャップ 1 2 の天井部のインピーダンスを高くすることができ、それによって、高周波特性の劣化を軽減することができるものであり、この事情を図 4 を参照して説明する。

#### 【 0034 】 図 4 ( a ) 及び ( b ) 参照

図 4 は、高周波におけるアース部を境界条件とした場合のインピーダンスを説明するための図であり、図 4 ( b ) は図 4 ( a ) における C-C' を結ぶ一点鎖線に沿った断面図である。この場合、ストリップ線路 2 5 の幅を W とした場合、点 A におけるインピーダンス  $Z_A$  は、点 A からアース 2 6 までの距離 L 、及び、幅 W に依存するストリップ線路 2 5 の特性インピーダンス  $Z_0$  に依存し、

$$Z_A = j Z_0 \tan(\beta L)$$

30 で表される。なお、 j は虚数であり、  $\beta$  は高周波の周波数を入とした場合、  $\beta = 2\pi/\lambda$  である。

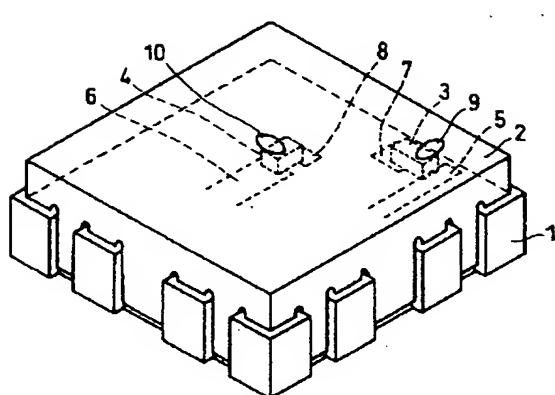
【 0035 】 したがって、この考え方を金属キャップ 1 2 の天井部に適用すると、金属キャップ 1 2 の天井部のインピーダンス ( $Z_{12}$ ) を高くするためには、定性的にはアース部からの距離を長くし、且つ、天井部とアース部とを高いインピーダンス ( $Z_{12}$ ) で接続すれば良いことになる。

【 0036 】 例えば、金属キャップ 1 2 のない場合の MIC 基板 1 1 の上のインピーダンスは十分高く、因に空

40 気中のインピーダンスは  $120\pi\Omega$  ( $\approx 377\Omega$ ) と十分高いものであるが、本発明の第 2 の実施の形態においてはスリット 2 3 を設けることにより、定性的には金属キャップ 1 2 において半田付けでアースを取った部分から金属キャップ 1 2 の天井部までの接続部、即ち、導電通路の長さを長く ( 上記の式における L を大きくすることに相当 ) 且つ、幅を細く ( 上記の式における W を小さくし  $Z_{12}$  を大きくすることに相当 ) することができるため、金属キャップが無い場合の空気中のインピーダンスに近づけることができ、それによって、高周波特性に対する影響を低減することができる。

【図 1】

本発明の原理的構成の説明図



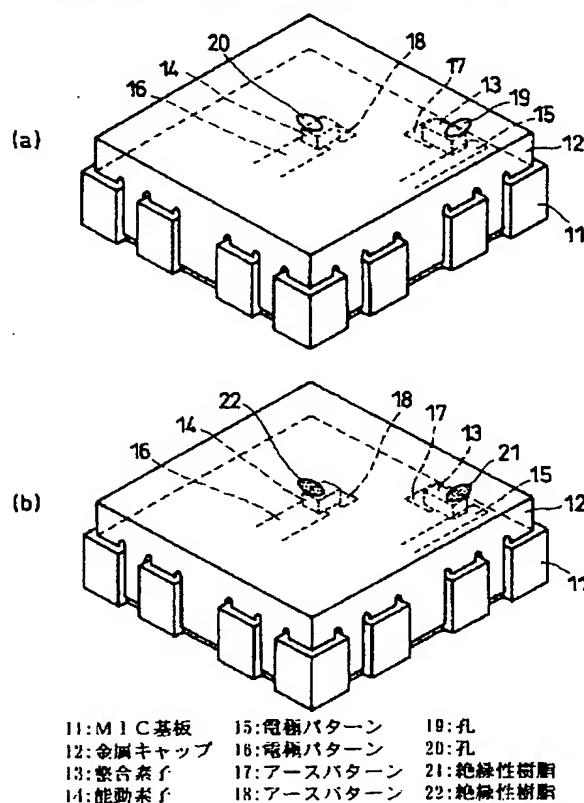
1:高周波集積回路基板	8:回路パター
2:導電性キャップ	7:アースバター
3:整合素子	8:アースバター
4:能動素子	9:孔
5:回路パター	10:孔

【図 4】

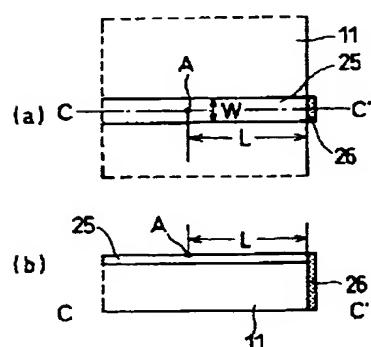
本発明の第 2 の実施の形態における原理の説明図

【図 2】

本発明の第 1 の実施の形態及び変形例の部分透視斜視図



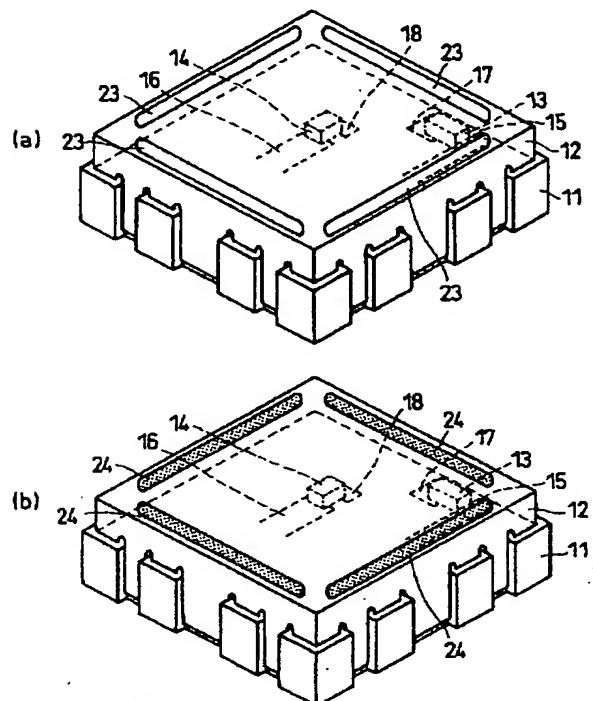
11: M I C 基板	15: 電極バター	19: 孔
12: 金属キャップ	16: 電極バター	20: 孔
13: 整合素子	17: アースバター	21: 絶縁性樹脂
14: 能動素子	18: アースバター	22: 絶縁性樹脂



11: M I C 基板
25: ストリップ線路
26: アース

【図3】

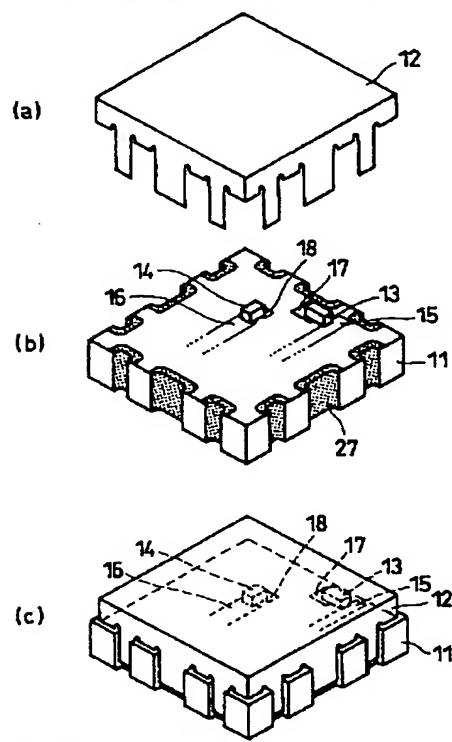
本発明の第2の実施の形態及び変形例の部分透過斜視図



11: M I C 基板  
12: 金属キャップ  
13: 聚合素子  
14: 能動素子  
15: 電極バターン  
16: 電極バターン  
17: アースバターン  
18: アースバターン  
23: スリット  
24: 絶縁性樹脂

【図5】

従来の高周波集積回路装置の分解斜視図



11: M I C 基板  
12: 金属キャップ  
13: 聚合素子  
14: 能動素子  
15: 電極バターン  
16: 電極バターン  
17: アースバターン  
18: アースバターン  
23: スリット  
24: 絶縁性樹脂  
27: 電極バターン